文章编号　2095-1531(2018)06-1017-07

基于 MAX9259/MAX9260 的 CameraLink 图像数据光纤传输技术

陈洋君[1,2],吴志勇[1*],崔　明[1,2],张维达[1],范日召[1,2]
(1. 中国科学院 长春光学精密机械与物理研究所,吉林 长春 130033;
2. 中国科学院大学,北京 100049)

摘要:为了提高光电经纬仪上图像传输系统的性能,建立了光纤传输系统,本文针对传统 CameraLink 光纤传输系统方案中 FPGA 开发繁琐的问题,结合 CameraLink 接口协议和串行/解串行技术,设计了一种新的 base 型 CameraLink 的光纤传输系统,该系统采用 SerDes 芯片组 MAX9259/MAX9260 代替编解码芯片,实现数据在 Cameralink 并行接口与光电转换模块串行接口之间的相互转化,并通过两种实验方案验证了系统的可行性。该方案省去传统方案中时分复用及异步 FIFO 缓存,降低了光纤传输系统的开发难度,并缩短了研发周期。实验结果表明:系统传输速率达到 2.5 Gb/s,具有传输稳定可靠,传输图像质量好,带宽高,抗电磁干扰能力强等特点,可满足多种像素时钟相机的需求。

关　键　词:CameraLink;光纤通讯;数据图像传输;MAX9259/MAX9260 串并转换
中图分类号:TN919　　**文献标识码**:A　　doi:10.3788/CO.20181106.1017

CameraLink image data fiber transmission technology based on MAX9259/MAX9260

CHEN Yang-jun[1,2], WU Zhi-yong[1*], CUI ming[1,2], ZHANG Wei-da[1], FAN Ri-zhao[1,2]
(1. *Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun* 130033, *China*;
2. *University of Chinese Academy of Sciences, Beijing* 100049, *China*)
* *Corresponding author, E-mail*:13756689907@163.*com*

Abstract: In order to improve the performance of image transmission system in the photoelectric theodolite, the optical fiber transmission system is established. Aiming at complicated FPGA development in the traditional CameraLink optical fiber transmission system, combining with the CameraLink interface protocols and the serial/deserial technology, we design a new base type CameraLink optical transmission system, using SerDes chipset MAX9259/MAX9260 instead of the codec chip to realize the mutual conversion of data between the

收稿日期:2017-09-11;**修订日期**:2017-11-13
基金项目:中国科学院长春光机所三期创新工程资助项目(No. Y10532B110)
Supported by the Third State Innovation Engineering Project of CIOMP, CAS(No. Y10532B110)

Cameralink parallel interface and the photoelectric conversion module serial interface, and verify the feasibility of the system by two experimental schemes. This scheme eliminates the time-division multiplexing and the asynchronous FIFO buffer in the traditional scheme, reduces the development difficulty and shortens the development cycle. The experimental results show that the transmission rate reaches 2.5 Gb/s, which has the characteristics of stable and reliable transmission, good transmission image quality, high bandwidth and strong anti-electromagnetic interference capability, thus meeting the needs of various pixel clock cameras.

Key words: CameraLink; optical fiber communication; data image transmission; MAX9259/MAX9260 serializer/deserializer

1 引 言

随着数字图像[1]数据量的急剧增加,传输速率的不断提高[2],以及为了满足数据处理相关性高,长距离传输等需求,对传输系统的要求越来越高。本文采用一种基于 SerDes 芯片组 MAX9259/9260 的串行/解串行技术,并将其应用到 base 型 Cameralink 光纤传输系统的串并转换模块中。即 CameraLink 接口作为相机和图像采集卡间的通信接口,以 FPGA 为核心实现了数据的采集和预处理,以 MAX9259/9260 作为系统的串行收发器,经光纤传输后,最终实现了图像数据的远程无失真传输。

作为工业数字相机的主要图像输出接口之一的 Cameralink 接口,采用并串结合的方式实现大数据量的传输,该接口具有实时性好和抗干扰能力强的优点。同时光纤通信[3]具有抗噪声干扰性强、抗电磁干扰、通信容量大、保密性强,适于远距离传输等优点,可以提高图像传输的速率和可靠性。传统系统中,串并转换模块大多采用 TLK2711[4]等,由于不能提供足够的并行总线,需要通过内部实现时分复用/解复用以及图像重组,同时还存在图像数据时钟域的匹配问题等,大大增加了开发难度。与传统的光纤传输系统相比,本系统选取了功能强大,应用广泛的 SerDes 芯片组 MAX9259/X9260 作为串行收发器,其与传统的串行收发器 TLK2711 等相比,省去了时分复用/解复用和时钟域匹配操作,大大降低了 CameraLink 光纤通信的开发难度,同时提高了系统的适应性。

2 基于 CameraLink 接口的光纤传输技术

2.1 关于 CameraLink 接口

CameraLink 接口是一种视频应用的通用接口,是 ChannelLink 技术的扩展[5],它为相机和图像采集卡提供了一种标准连接。CameraLink 接口采用了多路低电压差分信号(Low Voltage Differential Signal,LVDS)进行通信,其传输速率可达到 2.38 Gb/s。CameraLink 接口由一个驱动器和一个接收器组成,驱动器接收一路 clock 信号以及 28 路并行数据信号[6-8]。数据信号以 7:1 形式分成 4 对数据流,加上 clock 信号流,一共有 5 对低电压差分信号。接收端用于接收这 5 对信号。转换原理如图 1 所示。

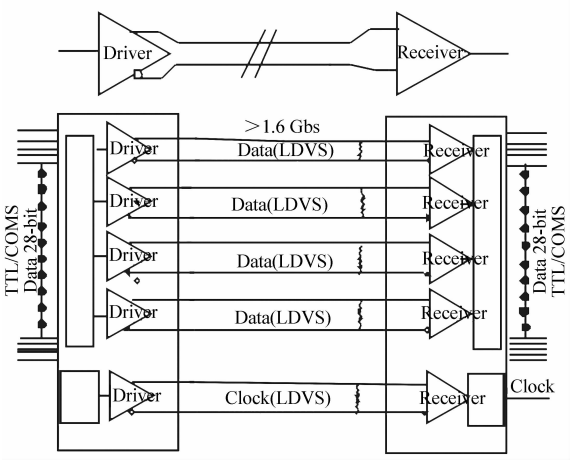

图 1 CameraLink 转换原理图

Fig. 1 Block diagram of cameraLink conversion

CameraLink 接口相机定义 3 种输出信号:相机控制信号、相机配置串行通信信号和视频传输

信号。核心部分是视频传输信号,其中包括了 X0 - ~X0 +、X1 - ~X1 +、X2 - ~X2 +、X3 - ~X3 +、Xclk - ~Xclk + 这 5 对低压差分信号;相机控制包括 4 对差分信号,即 CCl - ~CCl +、CC2 - ~CC2 +、CC3 - ~CC3 +、CC4 - ~CC4 +;串行通信部分包括 2 对差分信号,即 SerTC - ~SerTC + 和 SerTFG - ~SerTFG +。

CameraLink 接口相机具有 Base 型、Medium 型和 Full 型 3 种模式[9-10]。本系统是在 Base 模式下进行研究的,数据信号共有 28 位,其中包括 A、B、C 三个 8 位的数据端口,以及 FVAL(帧有效)、LVAL(行有效)、DVAL(数据有效)、SPARE(空)4 个视频控制信号。

在整个过程中相机的驱动信号、全部的数据信号、以及控制信号都与经 CameraLink 转换后的时钟信号同步。

2.2　基于 CameraLink 接口的光纤传输系统

图 2 为基于 CameraLink 接口的光纤传输系统[11]的结构框图,整个系统的工作流程如下:首先由 LVDS 转 TTL 模块将相机输出的 LVDS 信号转换成 TTL 信号并直接送入 FPGA[12],在相机同步信号的控制下,由 FPGA 完成对数据的采集以及预处理;然后,经串并转换模块处理后,为光发射模块传输提供所有信号。光接收部分同理。整个系统主要由以下几个单元模块组成,即:CameraLink 接口模块、FPGA 图像采集和预处理模块、串并转换模块、时钟同步模块、光电转换模块。

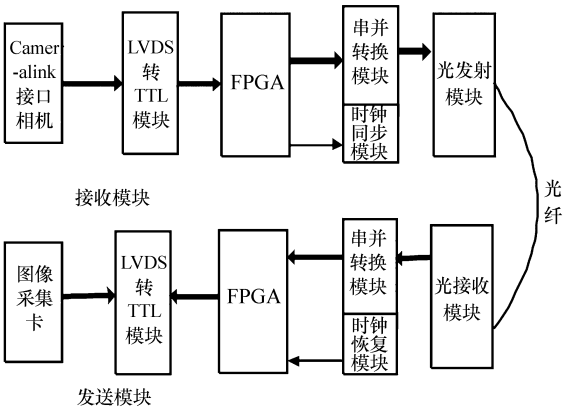

图 2　系统硬件结构框图

Fig. 2　Block diagram of system hardware

3　基于 SerDes 芯片组 MAX9259/MAX9260 具体方案设计

SerDes(Serializer/Deserializer)是目前主流的一种点对点(P2P),时分多路复用(TDM)的串行通信技术,即在发送端多路低速并行信号被转换成高速串行信号,经过传输媒体(光缆或铜线)后,在接收端高速串行信号重新转换成低速并行信号。

图 3 为本文设计的光纤传输系统设计方案。具体工作过程如下:在接收模块,像素时钟作为同步时钟,经 DS90CR288 解码以及 FPGA 预处理后,直接把 1 路异步串行通信数据以及 28 位并行数据输出到串并转换收模块。在发送模块,像素时钟及时恢复到同步状态,同时又作为 FPGA 的系统时钟,此时串并转换发模块从输入的高速串行数据中提取帧信号后被 FPGA 送到 DS90CR287 中进行编码。其中,电平转换电路用于对 FPGA 与光收发模块之间进行电平转换,完成了相机与图像采集卡两者间的通信。

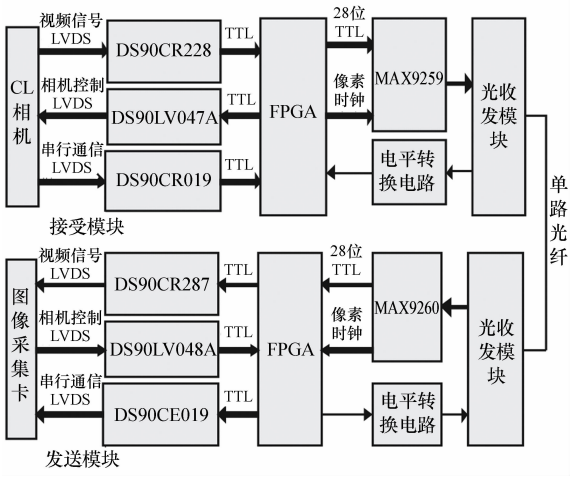

图 3　系统实现框图

Fig. 3　Specific system implementation block

3.1　串并转换收发模块

串并转换模块用于对信号进行串并转换,使光模块高速传输所有信号。目前,在 Cameralink 光纤传输领域,应用最广泛的是基于 TLK2711,DS90UR241 的串并转换模块。鉴于 TLK2711 和

DS90UR241 分别只能提供 16 位和 24 位并行数据,给任务实现带来了一定的难度,具体体现在以下两个方面:数据时钟的匹配性问题,即像素时钟与光纤通信同步时钟的匹配问题。它需要通过采用 FIFO 技术进行数据缓存调整;数据的位数问题,CameraLink 接收模块输出的是 30 位并行 TTL 信号,这时候需要在核心芯片 FPGA 中采取分时复用/解复用的方法进行重组图像信号[15]。虽然这些问题都可以通过相应办法解决,但是它对系统硬件提出了更高的要求,同时加大了 FPGA 的开发难度。

针对串行/解串行芯片 TLK2711[16] 和 DS90UR241 传输方式存在的问题,本系统采用 SerDes 芯片组 MAX9259/MAX9260[15] 作为串并转换模块的核心芯片。该芯片组基于吉比特(千兆)多媒体串行链路(GMSL)的原理,由串化器芯片 MAX9259 配合解串器 MAX9260 组成数字串行链,共同传输高速数据。其最大串行数据速率达到了 2.5 Gb/s,同时具有两种模式,即 24/32 位并行总线模式。其中 32 位模式下的最大总线时钟达 78 MHz;24 位模式下的总线时钟则可高 104 MHz。

本系统的串行/解串行芯片设置为 32 位模式,当像素时钟要求小于 78 MHz,可直接完成 29 位数据(28 位 TTL 并行数据和 1 路异步通信数据)的串行数据转换。

在这一过程中,纵使相机像素时钟发生了改变,串并转换发模块的时钟也能实时改变,同时在整个传输过程中,光纤通信的同步时钟以及 FPGA 的系统时钟也都是由像素时钟决定的,从而保证了整个系统图像数据传输的同步性。

3.2 接口模块

接口电路主要用于完成数字图像信号的传输以及相机与采集卡之间的串行通信与控制等。以发送部分为例:系统采用应用较广的 DS90CR288 作为 CameraLink 接收芯片,它的主要功能是将 4 路 LVDS 数据信号和一路 LVDS 时钟信号转换成 TTL 电平标准的图像信号和时钟信号,并输入到 FPGA 中。

在控制信号的电平转换电路设计上,根据 CameraLink 协议要求,采用 DS90LV047 芯片对相机的控制信号进行电平转换,相机控制信号包括 CC1、CC2、CC3、CC4。具体工作过程为:FPGA 发出控制相机的命令(为 TTL 电平信号),经过 DS90LV047 将 FPGA 发出的 TTL 电平信号转换为 LVDS 信号再传给相机,从而实现对相机的控制。

在相机串行通信信号电平转换电路设计上,选用具有差分发送和差分接收功能的 DS90LV019 芯片完成串行通信(其中包括 2 对差分信号 SerTFG、SerTC),即通过将两对 LVDS 差分信号与 TTL 信号之间的相互转换,实现相机端和数据处理端的通信。

3.3 光模块

光模块[14]也称为光收发一体模块。它的组成部分包括光电子器件、功能电路和光接口等,光电子器件又由发射和接收两部分构成。

发射部分的工作原理是:输入的电信号经过驱动芯片后,由发光二极管或半导体激光发射相应的调制光信号。同时利用光功率控制电路自动稳定输出光信号功率。接收部分的工作原理是:输入的光信号经过光探测二极管后,转换成相应的电信号,相应的电信号由前置放大器输出。10G 光模块主要包括光/电转换、时钟提取和同步、复用/解复用、64B/66B 编解码、WIS、8B/10B 编解码等子功能模块[17],有 300pin、Xenpak、Xpak、X2 和 XFP 等封装形式。

本文采用的是收发一体、单模双向的 XFP 封装形式,来完成光电信号之间的转换。采用波分复用技术实现两种光信号共用一个信道,从而完成双向通信功能。在发送端的发送单元光波长为 1 310 nm,接收端的光发射单元光波长为 1 550 nm,该光模块结构小巧,价格相对廉价,使用方便灵活。

4 实验结果分析

实验首先采用模拟相机数据源[18]测试了系统设计的正确性,以及传输通路中存在的问题。采用 Verilog HDL 硬件描述语言进行时序设计,完成了分辨率为 320 pixel × 256 pixel,像素时钟为 40 MHZ,帧频为 100 Hz,像素深度为 14 位的相机

模拟源,然后将程序下载到 FPGA 进行验证。

当 FVAL、LVAL、DVAL 时为高电平时,才能输出数据,每 14 bit 为一个数据,从 0 开始,每一行的各像素点数值相同,行与行之间数据值加 64。采集卡采集到的渐变条图像如图 4 所示。从采集到的渐变条图像中截取了有代表部分(图 4 虚线框部分所示)的像素值,如图 5 所示。像素值的变化符合模拟图像源的设计要求,验证了系统的正确性。

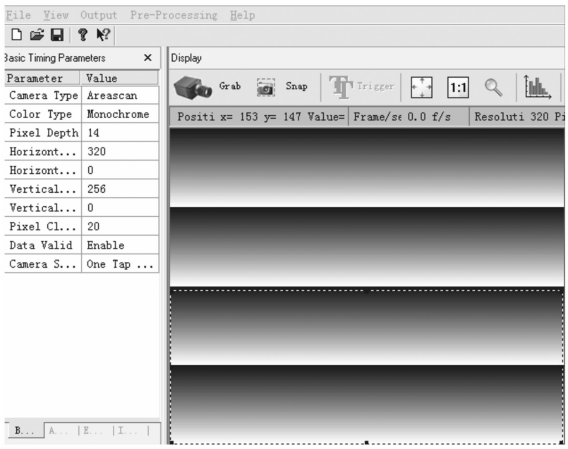

图 4　数据合成采集卡渐变条显示图

Fig. 4　Gradient bar graph for data synthesis acquisition card

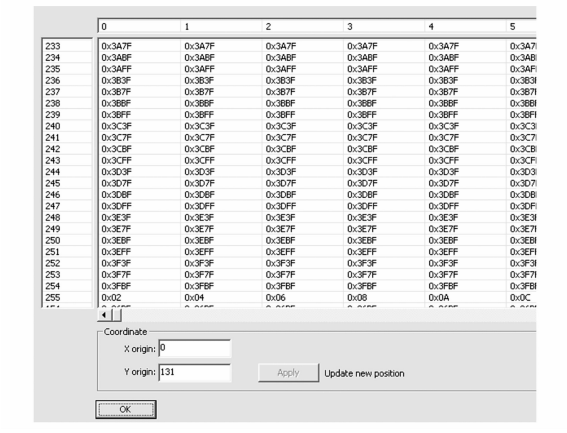

图 5　数据合成采集卡渐变条像素值预览图

Fig. 5　Pixel values preview of gradient bar for data synthesis acquisition card

接着,实现了型号为 MC1362(像素时钟最高工作在 80 MHz)的 MIKROTRON 可见相机的 CameraLink 数字图像的光纤传输验证实验。相机工作模式设置为 2 ×8 bit,相机的帧频为100 Hz,分辨率为 1 024 pixel ×1 024 pixel,将相机输出的 Base 接口连接到系统的图像发送端,图像采集卡采集到的数字图像如图 6 所示。

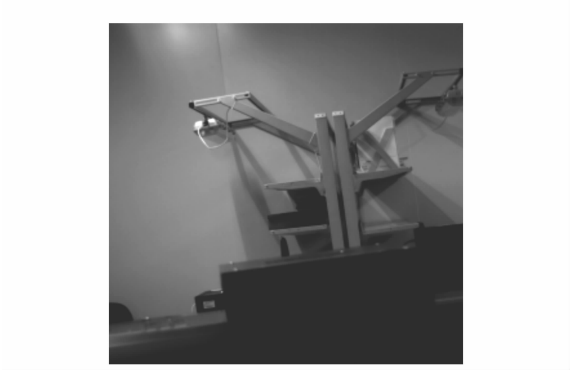

图 6　经光纤传输的 MC1362 相机图片

Fig. 6　Picture of MC1362 camera transmitted through optical fiber

与其他同类技术相比较,整个系统的优势在于:通过采用相机的像素时钟,避免了多个时钟域匹配带来的麻烦。另外,由于 SerDes 芯片组 MAX9259/MAX9260,其本身就提供了足够位数的并行总线,因此 FPGA 不需要进行时分复用等工作,只需要执行简单的数据分配即可。从而使其设计简单,效率更高。

5　结　论

本文提出一种系统,其采用了一种新的串行/解串行技术,基于 Base 型 CameraLink 标准信号的远距离传输,实现了数字图像的光纤传输。本文设计的核心为利用 SerDes 芯片组 MAX9259/MAX9260 串行收发器代替光纤传输系统常用的串并转换模块(基于 TLK2711 和 DS90UR241 等)。该方法省去了数据通道的时分复用、异步 FIFO 数据缓存的繁琐开发过程,大大简化了设计的复杂度。实验结果表明,图像数据光纤传输系统工作性能稳定,传输图像效果较好,传输带宽达到 2.5 Gb/s(相机时钟要求小于78 MHz)。接下来将致力于如何提高传输信息正确性的研究,以及解决噪声干扰等问题。

参考文献：

[1] 陈廷标,夏良正.数字图像处理[M].北京:人民邮电出版社,1991.
CHEN T B,XIA L ZH. *The Digital Image Processing*[M]. Beijing:People's Posts and Telecommunications Press,1991. (in Chinese)

[2] 张宝龙,李丹,王靖云,等.基于OV9712的串行器解串器视频编码方案[J].液晶与显示,2015,30(6):965-971.
ZHANG B L,LI D,WANG J Y,*et al*.. Exploring the program of video coding based on the OV9712 SER/DER[J]. *Chinese Journal of Liquid Crystals and Displays*,2015,30(6):965-971. (in Chinese)

[3] 张玉富,谭笑,蒋慧娟.光纤通信系统原理与实验教程[M].北京:电子工业出版社,2004.
ZHANG Y F,TAN X,JIANG H J. *Optical-fiber Communication System Principle and Experiment Tutorial*[M]. Beijing:Electronic Industry Press,2004. (in Chinese)

[4] 张岳,吴元昊,阴玉梅.Base型Camera Link高速视频的光纤传输系统设计[J].微计算机信息,2010,26(12):5-7.
ZHANG Y,WU Y H,YIN Y M. The high-speed base camera link video signals fiber transmission system design[J]. *Micricomputer Information*,2010,26(12):5-7. (in Chinese)

[5] 王鸣浩,陈涛,吴小霞.基于CameraLink接口的高帧频数字图像采集显示系统[J].微电子学与计算机,2011,28(3):149-152.
WANG M H,CHEN T,WU X X. High frame rate digital image acquisition and display system based on camera link interface[J]. *Micro Electronics and Computer*,2011,28(3):149-152. (in Chinese)

[6] 黄德天,刘雪超,吴志勇.基于CameraLink的高速图像采集处理系统设计[J].吉林大学学报:工学版,2013,43(3):309-312.
HUANG D T,LIU X CH,WU ZH Y. Design of high-speed image acquisition and processing system based on cameraLink [J]. *Journal of Jilin University:Engineering and Technolog Edition*,2013,43(3):309-312. (in Chinese)

[7] 管目强,李岩,黄梅,等.基于FPGA的红外图像仿真注入系统[J].中国光学,2011,4(3):277-282.
GUAN M Q, LI Y,HUANG M,*et al*.. Infrared image simulation injection system based on FPGA[J]. *Chinese Otics*, 2011,4(3):277-282. (in Chinese)

[8] 刘进业.高速CameraLink接口技术研究[D].哈尔滨:哈尔滨工程大学,2008.
LIU J Y. Research on High-speed CameraLink Interface[D]. Harbin:Harbin Engineering University,2008. (in Chinese)

[9] 梁国龙,何丁龙,张磊,等.CameraLink Full至HD-SDI接口的高清传输显示系统[J].液晶与显示,2016,31(4):421-428.
LIANG G L,HE D L,ZHANG L,*et al*.. HD-SDI transmission and display system from cameralink full interface data[J]. *Chinese Journal of Liquid Crystals and Displays*,2016,31(4):421-428. (in Chinese)

[10] 陈东成,朱明,郝志成,等.基于FPGA的CameraLink转HD-SDI接口转换系统[J].液晶与显示,2014,29(6):1065-1070.
CHEN D CH,ZHU M,HAO ZH CH,*et al*.. Cameralink to HD-SDI interface converting system using FPGA[J]. *Chinese Journal of Liquid Crystals and Displays*,2014,29(6):1065-1070. (in Chinese)

[11] 张达,徐抒岩.高速CCD图像数据光纤传输系统[J].光学 精密工程,2009,17(3):669-675.
ZHANG D,XU SH Y. High-speed CCD image data fiber transmission system[J]. *Opt. Pecision Eng.*,2009,17(3): 669-675. (in Chinese)

[12] 孙科林,周维超,吴钦章.高速实时光纤图像传输系统的实现[J].光学 精密工程,2011,19(9):2228-2235.
SUN K L,ZHOU W CH,WU Q ZH. Realization of high-speed real-time optical fiber image transmission system[J]. *Opt. Pecision Eng.*,2011,19(9):2228-2235. (in Chinese)

[13] 李增,姚源,崔明,等.基于光纤通道的红外视频数据采集系统[J].仪表技术与传感器,2010(2):51-53.
LI Z,YAO Y, CUI M,*et al*.. Infrared video data acquisition system based on fiber channel[J]. *Instrument Technique and Sensor*,2010(2):51-53. (in Chinese)

[14] 千应庆.基于时分复用的Cameralink高清视频光纤传输技术[J].光通信技术,2010,34(10):54-56.

QIAN Y Q. Fiber optical transmission of Cameralink high-speed video based on TDM[J]. *Optical Commuunication Technology*,*2010*,*34*(*10*):*54-56*. (*in Chinese*)

[15] Maxim Integrated Products. Gigabit Multimedia Serial Link with Spread Spectrum and Full-Duplex Control Channel[EB/OL]. [2016-03-16]. http://www. maxim-ic. com.

[16] HECHT J. 光纤光学[M]. 北京:人民邮电出版社,2004.
HECHT J. *Fiber Optics*[M]. Beijing:People's Post and Telecommunications Press,2004. (in Chinese)

[17] WILLIAMS L,ROUSSELLE S. 10 Gbps XFP 光模块的电路板设计[J]. 技术纵横,2003(9):62-68.
WILLIAMS L,ROUSSELLE S. Circuit board design of 10 Gbps XFP optical module[J]. *Technical Feature*,2003(9):62-68. (in Chinese)

[18] 王小艳,张会新,孙永生. CameraLink 协议和 FPGA 的数字图像信号源设计[J]. 国外电子器件,2008(7):59-61.
WANG X Y,ZHANG H X,SUN Y SH. Design of numeral picture signal source based on Camera Link standard and FPGA[J]. *International Elements*,2008(7):59-61. (in Chinese)

作者简介:

陈洋君(1991—),女,湖南衡阳人,硕士研究生,2014 年于东北大学获得学士学位,主要从事光电通信及嵌入式方面的研究。E-mail:waneyang@ 163. com

吴志勇(1965—),男,内蒙古通辽人,研究员,博士生导师,1989 年于长春理工大学获得学士学位,主要从事光电测控设备总体技术、视频调光调焦技术和光通信技术方面的研究。E-mail:13756689907@ 163. com